


UNIVERSIDADE FEDERAL DE UBERLÂNDIA
Faculdade de Computação

Av. João Naves de Ávila, nº 2121, Bloco 1A - Bairro Santa Mônica, Uberlândia-MG, CEP 38400-902

 Telefone: (34) 3239-4144 - <http://www.portal.facom.ufu.br/> facom@ufu.br

PLANO DE ENSINO
1. IDENTIFICAÇÃO

Componente Curricular:	Arquitetura e Organização de Computadores 1					
Unidade Ofertante:	Faculdade de Computação					
Código:	GBC036	Período/Série:	3º	Turma:	C	
Carga Horária:			Natureza:			
Teórica:	60	Prática:	0	Total:	60	Obrigatória: <input checked="" type="checkbox"/>
						Optativa: <input type="checkbox"/>
Professor(A):	Claudio Camargo Rodrigues			Ano/Semestre:	2021-2	
Observações:						

2. EMENTA

Histórico da Evolução dos Computadores Digitais; Níveis de Máquinas Virtuais; Organização Estruturada de Computadores; Arquitetura Von Neumann: Unidade Central de Processamento, Memória Principal e Unidade de E/S; Nível de Microarquitetura; Arquitetura do Conjunto de Instruções; Programação em Linguagem em Nível de Máquina (*assembly*).

3. JUSTIFICATIVA

- Desenvolver um entendimento dos limites e potencialidades da operação de uma microarquitetura de processamento.
- Desenvolver soluções de softwares eficientes escritas em linguagem de montagem (*assembly*), usando a Arquitetura do Conjunto de Instruções.

4. OBJETIVO
Objetivo Geral:

Apresentar os conceitos básicos de arquitetura de computadores; compreender a arquitetura do conjunto de instruções; Compreender como o elemento processador, memória principal e dispositivos de entrada e saída se inter-relacionam; exercitar estes conceitos utilizando a *linguagem assembly*;

Objetivos Específicos:

Compreender como se dá a execução de um programa.

Adquirir habilidades e competências para explorara os recursos de hardware.

5. PROGRAMA

I. Arquitetura e Organização: Visão Abrangente.

- Introdução.

- Evolução dos Computadores e Desempenho.

II. O Sistema Computador.

- Barramento do Sistema.

- Memória Interna.

- Memória Externa.

- Entrada/Saída.

- Suporte ao Sistema Operacional.
- III. Unidade de Processamento Central (CPU).
 - Aritmética Computacional.
 - Conjunto de Instruções: Características e Funções.
 - Conjunto de Instruções: Modos de Endereçamento e Formatos.
 - CPU: Estrutura e Função.
 - Paralelismo ao Nível de Instruções e Processadores Super-escalares.
- IV. Programação em Linguagem de Montagem (Assembly)

6. METODOLOGIA

- O conteúdo será apresentado na forma expositiva em modo presencial.
- O conhecimento será verificado e explorado em testes conceituais e atividades de programação de arquiteturas de computadores.
- O aprendizado será avaliado através de provas, pequenos projetos de programação e exercícios conceituais.

Cronograma das Atividades Presenciais: 72 horas/aula

Horários das atividades síncronas:

- quarta-feira - 07:10 – 08:50
- sexta-feira - 07:10 – 08:50

Semana	Conteúdo/Descrição	Carga Horária
1ª	Arquitetura e Organização de Computadores: Visão Abrangente	4
2ª	Arquitetura e Organização de Computadores: História e Evolução	4
3ª	Capítulo 01 – A Unidade Central de Processamento	4
4ª	Capítulo 02 – Aritmética Computacional – Representação Inteira;	4
5ª	Capítulo 02 – Aritmética Computacional – Representação Inteira;	4
6ª	Capítulo 03 – Aritmética Computacional – Representação em Ponto Flutuante;	4
7ª	Capítulo 03 – Aritmética Computacional – Representação em Ponto Flutuante;	4
8ª	Capítulo 04 – Organização Hierárquica de Memória – Memória Interna	4
9ª	Capítulo 04 – Organização Hierárquica de Memória – Memória Cache;	4
10ª	Revisão e Avaliações	4
11ª	Capítulo 05 – Sistema de Interconexão;	4
12ª	Capítulo 06 – Sistema de Interconexão;	4
13ª	Capítulo 07 – Sistema de Entrada e Saída;	4
14ª	Capítulo 07 – Sistema de Entrada e Saída;	4
15ª	Capítulo 08 – Memória Externa;	4
16ª	Capítulo 08 – Memória Externa;	4
17ª	Revisão e Avaliações	4
Carga Horária Total da Atividades Síncronas:		68

Cronograma das Atividades Assíncronas:

Semana	Conteúdo/Descrição	Carga Horária
1ª	Arquitetura do IAS	2
2ª	Arquitetura do MIPS;	2
3ª	Programando em MIPS Assembly - Parte 1;	2
4ª	Programando em MIPS Assembly - Parte 2;	2
5ª	Programando em MIPS Assembly - Parte 3;	2
6ª	Programando em MIPS Assembly - Parte 4;	2
Carga Horária Total da Atividades Assíncronas:		12

plataforma MS Teams - equipe: AOC1_BCC - canal: Labs

7. AVALIAÇÃO

Os estudantes serão avaliados pelo seu entendimento dos conceitos apresentados em aulas presenciais síncronas e assíncronas, sua habilidade de aplicar estes conceitos em problemas, exercícios e outros projetos.

A avaliação final será determinada pela seguinte distribuição:

- 3 Projetos de programação em nível de máquina - 15 pontos
- 3 Listas de Exercícios preparatórios – 15 pontos
- 2 Provas dissertativas - 70 pontos

O conteúdo para cada prova de avaliação será acumulativo. Como mecanismo de recuperação de avaliação de aprendizagem será aplicada uma prova exame aos discentes que estiverem com o seu rendimento no intervalo de [50 a 59.99] pontos. A prova exame contemplará todo o conteúdo da disciplina.

Datas, horários e Local da avaliação:

- 08/07/2022 - Primeira Avaliação – 07:10 até as 08:50
- 31/08/2022 - Segunda Avaliação – 07:10 até as 08:50

8. BIBLIOGRAFIA

Básica

- Arquitetura e Organização de Computadores, William Stallings, Prentice-Hall, 5a. Edição
- Organização e Projeto de Computadores: Interface de Hardware/Software, David A. Patterson e John L. Hennessy, ed. Campus, 2006.

Complementar

- Organização Estruturada de Computadores, Andrew S. Tanenbaum, Prentice Hall, 5a. Edição, 2007.

Internet Books

<http://www.ddegjust.ac.in/studymaterial/msc-cs/ms-07.pdf>

<https://www.uio.no/studier/emner/matnat/ifi/INF2270/v14/dokumenter/kompendium-inf2270.pdf>

9. APROVAÇÃO

Aprovado em reunião do Colegiado realizada em: ____/____/____

Coordenação do Curso de Graduação: _____