



UNIVERSIDADE FEDERAL DE UBERLÂNDIA



## FICHA DE COMPONENTE CURRICULAR

<b>CÓDIGO:</b> FACOM32303	<b>COMPONENTE CURRICULAR:</b> ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES	
<b>UNIDADE ACADÊMICA OFERTANTE:</b> FACULDADE DE COMPUTAÇÃO		<b>SIGLA:</b> FACOM
<b>CH TOTAL TEÓRICA:</b> 60 horas	<b>CH TOTAL PRÁTICA:</b> 0 horas	<b>CH TOTAL:</b> 60 horas

## 1. OBJETIVOS

**Objetivos Gerais:** prover ao aluno uma base sólida dos princípios fundamentais que permeiam o funcionamento dos sistemas computacionais modernos como pré-requisito para desenvolver entendimento acerca da especificação, construção e avaliação de processadores modernos.

**Objetivos Específicos:**

- Apresentar conceitos necessários para uma introdução à área de eletrônica digital;
- Apresentar os conceitos fundamentais de eletrônica digital;
- Contextualizar historicamente o desenvolvimento e evolução dos sistemas computacionais;
- Identificar as principais arquiteturas computacionais, suas peculiaridades e entender como especificar e construir sistematicamente um computador;
- Estudar o impacto no desempenho quando diferentes escolhas de organização de uma mesma arquitetura são tomadas;
- Apresentar os conceitos *pipelining* e *caching* no contexto de arquitetura e organização de computadores, pontuando sua necessidade e impacto.

## 2. EMENTA

Sistemas numéricos posicionais; álgebra booleana; portas lógicas; suficiência das portas NAND e NOR; códigos binários; complemento de 2; o padrão IEEE754 para ponto flutuante; códigos correção de erros e paridade; circuitos combinacionais: aritméticos, decodificadores e detecção de erros; memórias e circuitos sequenciais; modelo de Mealy e modelo de Moore; máquinas de estados finitos; histórico e evolução dos computadores; a arquitetura von Neumann; visão geral dos sistemas computacionais; a arquitetura do conjunto de instruções; arquiteturas CISC e RISC; linguagem de montagem, montador e ligador; programação em linguagem de montagem; transcrição de programas em linguagem de montagem para código de máquina; treinamento e exemplificação em uma linguagem de montagem específica; comparação com outras arquiteturas e outras linguagens de montagem; organização de computadores em ciclo único de execução; alterações para execução em múltiplos ciclos; avaliar e compreender o desempenho de UCPS; hierarquia de memórias e modelos de memória cache; o conceito de *pipelining* e seu impacto no desempenho de UCPS.

## 3. PROGRAMA

## I. BASE EM ELETRÔNICA DIGITAL

1. Introdução e motivação
2. Sistemas numéricos posicionais
  1. Uma visão intuitiva do mecanismo de contagem
  2. Sistema binário e hexadecimal
  3. Conversões de base
  4. Operações aritméticas em binário (soma e subtração)
3. Álgebra booleana e correspondência com portas lógicas
  1. Variáveis e funções booleanas
  2. Tabelas verdade
  3. Portas lógicas
  4. Representação de uma função booleana utilizando portas lógicas
  5. Correspondência entre tabelas verdade, funções booleanas e diagramas de portas
  6. Portas lógicas fundamentais e compostas
  7. Suficiência das portas NAND e NOR
4. Códigos numéricos em binário
  1. BCD8421
  2. ASCII
  3. UNICODE
  4. Introdução e correção de erros: paridade
  5. Código Hamming
5. Representações avançadas em binário
  1. Números inteiros sinalizados: complementos de 1 e 2
  2. Números reais
  3. Representação utilizando a notação de ponto fixo, limitações
  4. Representação utilizando a notação de ponto flutuante (IEEE 754)
  5. Conversão decimal  $\leftrightarrow$  *float*
6. Circuitos combinacionais
  1. Definição de circuitos combinacionais
  2. Circuitos codificadores e decodificadores
  3. Circuitos para detecção de erros
  4. Circuitos aritméticos
  5. Somador e suas variantes (desempenho)
  6. Subtrator
  7. Multiplicador
7. Memórias e circuitos sequenciais
  1. Flip-flops
  2. Latches
  3. Modelos de Mealy e de Moore
  4. Máquinas de estados finitos

## 5. Tipos de memórias e suas características

## II. ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES

1. Histórico e evolução dos sistemas computacionais
2. Visão geral da arquitetura von Neumann
3. Organização estruturada de sistemas computacionais modernos
4. Arquitetura do Conjunto de Instruções (ISA – *Instruction Set Architecture*)
5. Linguagem de montagem, montadores e ligadores
6. Assembly
  1. Operações lógicas e aritméticas
  2. Controle de fluxo
  3. Acesso a memória
  4. Chamadas do sistema
  5. Suporte a subrotinas
7. Organização de computadores (micro arquitetura) – o caminho de Dados
8. Subsistemas de busca e decodificação de instruções
9. Bancos de registradores e suporte a cache
10. Implementação da organização monociclo
11. Avaliando e compreendendo o desempenho de Unidades Centrais de Processamento (UCP)
12. Considerações acerca da implementação monociclo e introdução a *pipelining*
13. *Pipelining* e conceitos associados
14. Modelos de memória cache
15. Interface entre o processador, sistema computacional e sistema operacional

### 4. BIBLIOGRAFIA BÁSICA

HENNESSY, J. L.; PATTERSON, D. A. **Organização e Projeto de Computadores** – A Interface Hardware/Software. 3ª ed. São Paulo: Editora Campus, 2014.

STALLINGS, W. **Arquitetura e Organização de Computadores**. 5ª ed. São Paulo: Prentice Hall, 2010.

TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. **Sistemas Digitais** – Princípios e Aplicações. 10ª ed. São Paulo: Pearson Prentice Hall, 2011.

### 5. BIBLIOGRAFIA COMPLEMENTAR

CAPUANO, F. G.; IDOETA, I. V. **Elementos de Eletrônica Digital**. 40ª ed. São Paulo: Editora Érica, 2008.

HENNESSY, J. L.; PATTERSON, D. A. **Computer architecture: a quantitative approach**. 3rd ed. Amsterdam: Morgan Kaufman, 2003.

MONTEIRO, M. A. **Introdução à Organização de Computadores**. 4ª ed. Rio de Janeiro: LTC, 2001.

MURDOCCA, M. J. **Introdução à arquitetura de computadores**. Rio de Janeiro: Campus, 2001.

TANENBAUM, A. S. **Organização Estruturada de Computadores**. 5ª ed. São Paulo: Prentice- Hall, 2007.

### 6. APROVAÇÃO



Documento assinado eletronicamente por **Jefferson Rodrigo de Souza, Presidente**, em 21/12/2021, às 11:55, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Mauricio Cunha Escarpinati, Diretor(a)**, em 01/02/2022, às 14:47, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site [https://www.sei.ufu.br/sei/controlador\\_externo.php?acao=documento\\_conferir&id\\_orgao\\_acesso\\_externo=0](https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0), informando o código verificador **3063408** e o código CRC **BB0A16B4**.